

Avaliação da eficiência de compressão e complexidade do codificador HEVC do chipset Apple A15 Bionic em vídeos HD 1080 e UHD 4K

Vítor Costa; Murilo Perleberg; Marcelo Porto

*Universidade Federal de Pelotas – Video Technology Research Group (ViTech)
[vscosta, mrperleberg, porto]@inf.ufpel.edu.br*

1. INTRODUÇÃO

Atualmente, a demanda por capturar, reproduzir e transmitir vídeos de alta resolução usando dispositivos móveis tem aumentado constantemente, especialmente nas redes sociais e plataformas digitais de streaming. Seja para capturar um momento importante, transmitir conteúdo profissional, compartilhar informações ou simplesmente para entretenimento, o consumo de conteúdo em vídeo atingiu aproximadamente 99,6% dos lares brasileiros em 2022. Além disso, 9,5% do tempo total gasto assistindo a vídeos é atribuído a dispositivos móveis, de acordo com o relatório da pesquisa Inside Video 2023 (KANTAR, 2023).

Para atender às necessidades de seus usuários de capturar e transmitir vídeos em tempo real, os projetistas de dispositivos móveis precisam implementar um hardware (HW) dedicado para a codificação e decodificação de vídeo. Os smartphones de última geração, estão equipados com chips capazes de codificar e decodificar vídeos segundo o padrão de codificação High Efficiency Video Coding (HEVC). O processo de codificação de vídeo é altamente complexo e custoso, devido às numerosas avaliações que o codificador deve realizar para obter uma melhor compressão sem uma perda significativa da qualidade visual (SZE et. al, 2014), (SULLIVAN et. al, 2012). Projetos de HW dedicado para a compressão de vídeo precisam considerar, sobretudo, as limitações físicas impostas, como dissipação de calor, consumo de energia, uso de memória e tempo de processamento. Portanto, nos codificadores de vídeo de dispositivos móveis, certas ferramentas de codificação precisam ser removidas ou simplificadas para permitir que os codificadores atendam os impedimentos físicos descritos e alcancem o desempenho necessário para processar vídeos de alta resolução em tempo real.

Diversos trabalhos na literatura propuseram soluções ASIC (Application-Specific Integration Circuit) para as diferentes etapas do codificador HEVC (BUBOLZ et. al, 2018), (CAI et. al, 2022), (PORTO et. al, 2021) entretanto, muitas vezes estes e outros trabalhos similares foram criticados, ou até mesmo rejeitados, pelo fato de que a perda na eficiência de codificação era considerada muito elevada pelos revisores. Destarte, o principal objetivo deste artigo é analisar o impacto na eficiência de codificação e no tempo de processamento causados pelas restrições aplicadas ao codificador de vídeo nos chipsets comerciais utilizados em smartphones atuais, tomando como referência o Apple A15 Bionic, utilizado no iPhone 13 (APPLE, 2023), para sequências de vídeo nas resoluções HD 1080 (1920x1080 pixels) e UHD 4K (3840x2160 pixels), com taxas de amostragem de 30 e 60 quadros por segundo (QPS). Consequentemente, com base nesses resultados, torna-se possível estabelecer uma análise comparativa entre a eficiência de codificação de soluções em hardware propostas na literatura, com a eficiência de codificação considerada aceitável em um projeto de hardware comercial.

2. METODOLOGIA

2.1. *Determinando as restrições do codificador HEVC do Apple A15 Bionic*

O principal objetivo deste primeiro experimento é analisar e descrever quais são as restrições implementadas no hardware dedicado do codificador HEVC contido no chipset Apple A15 Bionic do iPhone 13. Sabendo que o iPhone 13 é capaz de gravar vídeos com resolução HD 1080 e UHD 4K com taxas de quadros de 30 e 60 QPS, oito vídeos foram capturados e, consequentemente, codificados utilizando o chipset Apple A15 Bionic. Dois vídeos foram capturados para cada par de resolução e taxa de quadros. Logo após foi necessário extrair a bitstream, excluindo no processo o canal de áudio presente no arquivo .MOV, salvo no iPhone 13. Posteriormente, os cabeçalhos destas bitstreams foram analisados a fim de detectar diferenças nos principais parâmetros de codificação entre o HEVC padrão, com todas as ferramentas habilitadas, e o HEVC implementado pelo chipset do iPhone 13. Finalmente, utilizando-se de uma versão modificada do decodificador presente no software de referência do HEVC, o HM-18.0 (JCTVC, 2023), as bitstreams extraídas anteriormente foram decodificadas de modo que, durante o processo de decodificação de cada Prediction Unit (PU), as decisões feitas pelo codificador do iPhone 13 fossem explicitadas. Isso permitiu a coleta de informações completas sobre as ferramentas utilizadas durante o processo de codificação. A Tabela I sintetiza as restrições encontradas neste experimento.

Tabela 1 - Comparação das ferramentas de compressão de vídeo suportadas pelo padrão HEVC e pelo codificador do chip Apple A15 Bionic

Fonte	Ferramentas/parâmetros	HM-18.0 (perfil Random-Access)	Apple A15 Bionic
Cabeçalho da bitstream	Tamanho do GOP	16	4
	Quadros de referência	Até 5	2
	Tamanho de CTU	64x64	32x32
	Período Intra	32	56
Decodificador Modificado	Suporte a blocos 4x8 e 8x4	Sim	Não
	Suporte ao particionamento assimétrico	Sim	Não
	Intervalo do MV em X	[-1823, 1605]	[-316, 315]
	Intervalo do MV em Y	[-1279, 1031]	[-188, 187]
	Search Range	384	Menor que 32
	Modos intra (em vídeos 4K@60qps)	Todos	Sem 4x4 e direcionais ímpares

2.2. *Eficiência de codificação do codificador HEVC do Apple A15 Bionic*

Uma análise da eficiência de codificação do chipset Apple A15 Bionic utilizando a métrica Bjontegaard Delta Rate (BD-Rate), que avalia a variação na taxa de bits entre dois vídeos com a mesma qualidade visual, para estes oito vídeos

capturados não resultará em resultados precisos. Estes vídeos já sofreram o processo de codificação pelo próprio hardware do iPhone durante o momento de sua captura, onde muitas informações originais do vídeo foram descartadas ou simplificadas. Desta forma, não é possível utilizar o vídeo original sem compressão como referência no cálculo da métrica BD-Rate. Por consequência, para avaliar a eficiência de compressão foram usadas sequências de vídeo recomendadas nas Common Test Conditions (CTCs) do padrão HEVC (SHARMAN et. al, 2018).

Para realizar este segundo experimento, foi necessário emular o modelo do codificador HEVC implementado pelo hardware do iPhone 13 no software de referência HM-18.0, implementando as limitações descritas na Tabela I. Sendo assim, duas rodadas de codificações foram efetuadas, cada uma implementando um conjunto das restrições encontradas, tais rodadas, posteriormente, foram comparadas com a implementação de referência do HEVC. Neste artigo consideramos como referência o software HM-18.0 com perfil de codificação Random Access. Na 1ª rodada apenas as restrições de cabeçalho foram implementadas no software HM e, na 2ª rodada tanto as restrições de cabeçalho quanto as observadas via o decodificador do HM foram implementadas. O valor do parâmetro do search range nesta rodada foi limitado a 32, o que emula a limitação nos valores máximos de vetores, conforme a Tabela 1.

As sequências de testes utilizadas são das classes A1, B, C e D das CTCs, totalizando 16 sequências. Embora as sequências das classes C e D possuam resoluções mais baixas do que as que o iPhone 13 é capaz de capturar, elas foram incluídas neste estudo para analisar o impacto das restrições observadas na Tabela I em vídeos de resolução mais baixa. Ambas as rodadas de codificações foram simuladas em um servidor com 16 núcleos de processamento, codificando no máximo 12 sequências em paralelo. Esta abordagem foi adotada para garantir que os resultados de medição de tempo não fossem superestimados.

3. RESULTADOS E DISCUSSÕES

Neste experimento, foram coletados os valores médios do BD-Rate e a porcentagem de redução do tempo para cada classe dos vídeos das CTCs. O BD-Rate mede o aumento na taxa de bits de vídeo necessária para alcançar a mesma qualidade objetiva de imagem, medindo assim a eficiência de codificação. A porcentagem de redução do tempo refere-se ao quão mais rápido a sequência com as restrições incorporadas foi codificada em comparação com a solução padrão do software HM. A Tabela II apresenta o BD-Rate e a redução de tempo para a 1ª e 2ª rodada.

Tabela II - Resultados de BD-Rate e redução de tempo de codificação para 1ª e 2ª rodada

Classe	1ª Rodada		2ª Rodada	
	BD-Rate	Redução Temporal	BD-Rate	Redução temporal
Classe A1	14,131%	38%	15,907%	94%
Classe B	17,623%	37%	19,432%	93%
Classe C	16,345%	37%	19,542%	94%
Classe D	14,043%	25%	18,132%	90%
Média	15,754%	37%	18,473%	94%

Os resultados presentes na Tabela II mostram que as restrições contidas no cabeçalho já exibem um aumento de 15,7% de BD-Rate aliado a uma redução no tempo de codificação de 37%, explicável pela redução no número de quadros de referência e no tamanho de CTU. Também é possível inferir, na Tabela II, que mesmo removendo o suporte a diversos tamanhos de blocos e reduzindo o Search Range significativamente, o BD-Rate aumenta apenas 2,7 pontos percentuais a mais que o valor obtido na 1ª rodada.

Considerando que os resultados contidos na Tabela II são os que mais próximo se assemelham ao hardware do smartphone analisado, pode-se afirmar que codificadores comerciais operam na faixa de 18% de BD-Rate em relação ao padrão HEVC. Também é possível observar uma significativa redução no tempo de codificação, em torno de 94%.

4. CONCLUSÕES

Os resultados vão ao encontro da hipótese que soluções de hardware na literatura com resultados na faixa de 1-3% (BUBOLZ et. al, 2018) (CAI et. al, 2021) de BD-Rate, embora por vezes consideradas ineficientes, estão, na verdade bem acima da realidade prática comercial. Como trabalhos futuros, é prevista a aplicação desta mesma metodologia para a avaliação de outros chipsets e diferentes padrões de codifica.

5. REFERÊNCIAS BIBLIOGRÁFICAS

APPLE. **Especificações técnicas iPhone 13**. 30 mai. 2023. Acessado em 14 set. 2023. Online. Disponível em: https://support.apple.com/kb/SP851?locale=pt_PT

BUBOLZ, T. et. al. Fast and energy-efficient hevc transrating based on frame partitioning inheritance. **2018 IEEE 9th Latin American Symposium on Circuits & Systems (LASCAS)**. IEEE, p. 1-4, 2018.

CAI, Y. et. al. A fast cabac hardware design for accelerating the rate estimation in hevc. **IEEE Transactions on Circuits and Systems for Video Technology**, v. 32, n. 4, p. 2385-2395, 2021.

JCTVC. **High Efficiency Video Coding (HEVC) Test Model (HTM)**. Acessado 14 set. 2023. Online. Disponível em: <https://hevc.hhi.fraunhofer.de/>

KANTAR IBOPE Media. **Inside Video 2023**. 7 mar. 2023. Acessado em 7 set. 2023. Online. Disponível em: <https://kantariibopemedia.com/conteudo/estudo/inside-video-2023>

PORTO, R. et. al. Fast and energy-efficient approximate motion estimation architecture for real-time 4 K UHD processing. **Journal of Real-Time Image Processing**, v. 18, p. 723-737, 2021.

SHARMAN K.; SÜHRING K. "Common Test Conditions for HM video coding experiments.", **JCTVC-AF1100**, Ljubljana, Jul. 2018.

SULLIVAN, G. J. et. al. Overview of the high efficiency video coding (HEVC) standard. **IEEE Transactions on circuits and systems for video technology**, v. 22, n. 12, p. 1649-1668, 2012.

SZE, V.; BUDAGAVI, M.; SULLIVAN, G. J. **High efficiency video coding (HEVC)**. Berlin, Germany: Springer, 2014.